#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10232408 A

(43) Date of publication of application: 02.09.98

(51) Int. CI

G02F 1/136

(21) Application number: 09036597

(22) Date of filing: 20.02.97

(71) Applicant:

**FUJITSU LTD** 

(72) Inventor:

SUKENORI HIDETOMO TSUKADAI KOUJI

NAGAOKA KENICHI

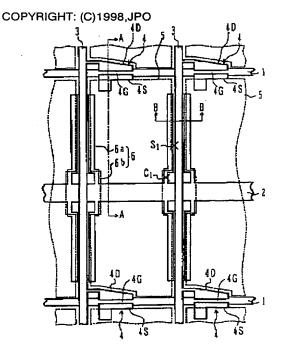
### (54) LIQUID CRYSTAL DISPLAY PANEL, LIQUID CRYSTAL DISPLAY DEVICE, AND ITS MANUFACTURE

#### (57) Abstract:

PROBLEM TO BE SOLVED: To make it possible to easily correct a short of data bus-line and auxiliary capacity pattern when it is detected, by providing an auxiliary capacity pattern of which an interval between a cutoff-capable part and a data bus-line corresponding thereto is broader than that between a main part and a data bus-line corresponding thereto.

SOLUTION: An auxiliary capacity pattern 6 branched from capacity bus-line 2 is arranged adjacent to data bus-line 3 for each picture element electrode. The auxiliary capacity pattern 6 is comprised of the cutoff-capable part 6b in the neighborhood of a branch point of the capacity bus-line 2 and other main part 6a. The interval between the cutoff-capable part 6b and the data bus line 3 corresponding thereto is broader than that between the main part 6a and the data bus-line 3 corresponding thereto. For this reason, it is possible to easily cut off only the auxiliary capacity pattern 6 without cutting the data bush-line 3 and also easily correct defective location when an faulty insulation

occurs between the auxiliary pattern 6 and the data bus-line 3.



## (19) 日本国特許庁 (JP)

# (12) 公開特許公報(A)

## (11)特許出願公開番号

# 特開平10-232408

(43)公開日 平成10年(1998)9月2日

(51) Int.Cl.6

識別記号

G02F 1/136

500

FΙ

G 0 2 F 1/136

500

#### 審査請求 未請求 請求項の数17 OL (全 9 頁)

(21)出願番号	特願平9-36597	(71)出願人	000005223
			富士通株式会社
(22)出顧日	平成9年(1997)2月20日		神奈川県川崎市中原区上小田中4丁目1番
			1号
		(72)発明者	助則 英智
			神奈川県川崎市中原区上小田中4丁目1番
			1号 富士通株式会社内
		(72)発明者	塚大. 浩司
			神奈川県川崎市中原区上小田中4丁目1番
			1号 富士通株式会社内
		(72)発明者	長岡 謙一
			神奈川県川崎市中原区上小田中4丁目1番
			1号 富士通株式会社内

## (54) 【発明の名称】 液晶表示パネル、液晶表示装置及びその製造方法

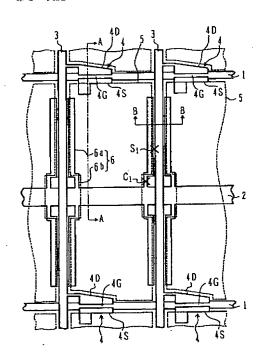
## (57)【要約】

【課題】 データバスラインと補助容量パターンとの短絡が見つかった場合に、容易に修正可能な液晶表示装置及びその製造方法を提供する。

【解決手段】 絶縁性基板の表面上に複数の制御バスラインとデータバスラインが形成されている。制御バスラインとデータバスラインとの交差箇所に対応して画素電極とスイッチング素子が形成されている。さらに、絶縁性基板の表面上に、画素電極との間で補助容量を形成する複数の容量バスラインが形成されている。容量バスラインから分岐し、データバスラインに沿って延在する補助容量パターンを有する。この補助容量パターンは、切断可能部とその他の主部を含んで構成され、切断可能部とそれに対応するデータバスラインとの間隔が、主部とそれに対応するデータバスラインとの間隔よりも広い。

#### 第1の実施例による液晶表示装置のTFT基板

(74)代理人 弁理士 高橋 敬四郎



40

## 【特許請求の範囲】

【請求項1】 絶縁性基板の表面上に形成され、相互に 平行に配置された複数の制御バスラインと、

前記絶縁性基板の表面上に形成され、相互に平行に配置 された複数のデータバスラインであって、前記制御バス ラインと交差する方向に延在し、かつ該制御バスライン との交差箇所において該制御バスラインと電気的に絶縁 された前記データバスラインと、

前記絶縁性基板の表面上に、前記制御バスラインとデー タバスラインとの交差箇所に対応して形成され、相互に 隣り合う2本の制御バスラインと2本のデータバスライ ンとによって囲まれた領域内に主として配置された画素

前記絶縁性基板の表面上に、前記制御バスラインとデー タバスラインとの交差箇所に対応して形成されたスイッ チング素子であって、対応するデータバスラインと画素 電極とを接続し、対応する制御バスラインにより導通状 態が制御される前記スイッチング素子と、

前記絶縁性基板の表面上に形成され、前記画素電極との 間で補助容量を形成する複数の容量バスラインと、

前記容量バスラインから分岐し、前記データバスライン に沿って延在する補助容量パターンであって、該補助容 量パターンが、切断可能部とその他の主部を含んで構成 され、該切断可能部とそれに対応するデータバスライン との間隔が、該主部とそれに対応するデータバスライン との間隔よりも広い前記補助容量パターンとを有する液 晶表示パネル。

【請求項2】 前記切断可能部の幅が、前記主部の幅よ りも狭い請求項1に記載の液晶表示パネル。

前記切断可能部が、前記補助容量パター 【請求項3】 ンの前記容量バスラインからの分岐点近傍に配置されて いる請求項1または2に記載の液晶表示パネル。

前記主部において、前記補助容量パター 【請求項4】 ンと前記画素電極が部分的に重なり、前記切断可能部に おいて、前記補助容量パターンと前記画素電極が重なら ない請求項1~3のいずれかに記載の液晶表示パネル。

前記補助容量パターンが、前記容量バス 【請求項5】 ラインから分岐した後2本に分かれ、2本に分かれた部 分が前記データバスラインの両側に近接して配置され、 2本に分かれる前の1本の部分が前記切断可能部とされ ている請求項1に記載の液晶表示パネル。

前記制御バスラインの各々が、前記容量 【請求項6】 バスラインを兼ね、前記制御バスラインから分岐した補 助容量パターンが当該制御バスラインによって制御され ない画素電極との間で補助容量を形成する請求項1~5 のいずれかに記載の液晶表示パネル。

【請求項7】 前記切断可能部が、レーザ光照射によっ て切断可能な請求項1~6のいずれかに記載の液晶表示 パネル。

【請求項8】

平行に配置された複数の制御パスラインと、相互に平行 に配置された複数のデータバスラインであって、前記制 御バスラインと交差する方向に延在しかつ該制御バスラ インとの交差箇所において該制御バスラインと電気的に 絶縁された前記データバスラインと、前記制御バスライ ンとデータバスラインとの交差箇所に対応して形成さ れ、相互に隣り合う2本の制御バスラインと2本のデー タバスラインとによって囲まれた領域内に主として配置 された画素電極と、前記制御バスラインとデータバスラ 10 インとの交差箇所に対応して形成されたスイッチング素 子であって、対応するデータバスラインと画素電極とを 接続し、対応する制御バスラインにより導通状態が制御 される前記スイッチング素子と、前記絶縁性基板の表面 上に形成され、前記画素電極との間で補助容量を形成す る複数の容量バスラインと、前記容量バスラインから分 岐し、各画素電極に対応して前記データバスラインに沿 って配置された補助容量パターンとを有する液晶パネル 部品を準備する工程と、

前記補助容量パターンの各々と、それに対応するデータ 20 バスラインとの電気的短絡の有無を検査する工程と、 前記検査工程で短絡箇所が発見された場合に、データバ スラインに短絡している補助容量パターンを、前記容量 バスラインとの分岐部と短絡箇所との間において切断す る工程とを有する液晶表示装置の製造方法。

【請求項9】 前記補助容量パターンが、切断可能部と 主部を含んで構成され、該切断可能部とそれに対応する データバスラインとの間隔が、該主部とそれに対応する データバスラインとの間隔よりも広くなるように構成さ

30 前記切断する工程において、前記切断可能部を切断する 請求項8に記載の液晶表示装置の製造方法。

【請求項10】 前記切断する工程が、レーザ光照射に より前記補助容量パターンを切断する請求項8または9 に記載の液晶表示装置の製造方法。

絶縁性基板の表面上に形成され、相互 【請求項11】 に平行に配置された複数の制御バスラインと、

前記絶縁性基板の表面上に形成され、相互に平行に配置 された複数のデータバスラインであって、前記制御バス ラインと交差する方向に延在し、かつ該制御バスライン との交差箇所において該制御バスラインと電気的に絶縁 された前記データバスラインと、

前記絶縁性基板の表面上に、前記制御バスラインとデー タバスラインとの交差箇所に対応して形成され、相互に 隣り合う2本の制御バスラインと2本のデータバスライ ンとによって囲まれた領域内に主として配置された画素

前記絶縁件基板の表面上に、前記制御バスラインとデー タバスラインとの交差箇所に対応して形成されたスイッ チング素子であって、対応するデータバスラインと画素 絶縁性基板の表面上に形成され、相互に 50 電極とを接続し、対応する制御バスラインにより導通状 態が制御される前記スイッチング素子と、

前記絶縁性基板の表面上に形成され、前記画素電極との間で補助容量を形成する複数の容量バスラインと、

前記容量バスラインから分岐し、前記データバスライン に沿って延在する補助容量パターンであって、該補助容 量パターンが、切断可能部とその他の主部を含んで構成 され、該切断可能部とそれに対応するデータバスライン との間隔が、該主部とそれに対応するデータバスライン との間隔よりも広い前記補助容量パターンと、

前記データバスラインを駆動するデータバスライン駆動 回路と、

前記制御バスラインを駆動する制御バスライン駆動回路とを有する液晶表示装置。

【請求項12】 前記切断可能部の幅が、前記主部の幅 よりも狭い請求項11に記載の液晶表示装置。

【請求項13】 前記切断可能部が、前記補助容量パターンの前記容量バスラインからの分岐点近傍に配置されている請求項11または12に記載の液晶表示装置。

【請求項14】 前記主部において、前記補助容量パターンと前記画素電極が部分的に重なり、前記切断可能部において、前記補助容量パターンと前記画素電極が重ならない請求項11~13のいずれかに記載の液晶表示装置。

【請求項15】 前記補助容量パターンが、前記容量バスラインから分岐した後2本に分かれ、2本に分かれた部分が前記データバスラインの両側に近接して配置され、2本に分かれる前の1本の部分が前記切断可能部とされている請求項11に記載の液晶表示装置。

【請求項16】 前記制御バスラインの各々が、前記容量バスラインを兼ね、前記制御バスラインから分岐した補助容量パターンが当該制御バスラインによって制御されない画素電極との間で補助容量を形成する請求項11~15のいずれかに記載の液晶表示装置。

【請求項17】 前記切断可能部が、レーザ光照射によって切断可能な請求項11~16のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、液晶表示装置及び その製造方法に関し、特に見かけ上の画素容量を大きく するための補助容量を設けたアクティブマトリクス型の 液晶表示装置及びその製造方法に関する。

[0002]

【従来の技術】図6A及び6Bを参照して、従来例による薄膜トランジスタ(TFT)型液晶表示装置について説明する。

【0003】図6Aは、TFT基板の平面図を示す。透明基板の表面上に図6Aの横方向に延在する複数の制御バスライン100と縦方向に延在するデータバスライン101が形成されている。制御バスライン100とデー

タバスライン101との交差箇所において、両者は絶縁 膜により電気的に絶縁されている。隣り合う2本の制御 バスライン100の間に、制御バスライン100とほぼ 平行な方向に延在する容量バスライン102が配置され ている。容量バスライン102とデータバスライン10 1との交差箇所においても、両者は同様に絶縁されてい

4

る。容量パスライン102には、一定の電位、例えば接地電位が与えられる。

【0004】制御バスライン100とデータバスライン
10 101との各交差箇所に対応してTFT103が形成されている。TFT103のドレイン電極は対応するデータバスライン101に接続され、対応する制御バスライン100がゲート電極を兼ねる。TFT103のソース電極には、画素電極104が接続されている。画素電極104は、制御バスライン100とデータバスライン101とによって囲まれた領域内に配置される。

【0005】容量バスライン102から分岐した補助容量パターン105が、各画素電極の配置された領域ごとに、データバスライン101に平行に、かつ近接して配置されている。容量パターン105は、対応する画素電極104と部分的に重なる。画素電極104と容量バスライン102及び補助容量パターン105との間に、補助容量Csが形成される。

【0006】このTFT基板に、共通電極基板が対向配置され、2枚の基板間に液晶材料が挟持される。

【0007】図6Bは、図6Aの液晶表示装置の一画素に対応する等価回路を示す。画素電極104と共通電極との間に液晶容量CLにが形成され、それに並列に補助容量Csが接続される。また、画素電極104とデータバスライン101との間に、浮遊容量CDSが形成される。

【0008】TFT103が非導通状態の時、即ち当該 画素が非選択状態の時にデータバスライン101の電位 が変動すると、浮遊容量C<sub>1</sub>sによる容量結合により、画 素電極104の電位も変動する。この電圧変動量ΔV

[0009]

【数1】 ΔV=C<sub>ls</sub> / (C<sub>ls</sub> + C<sub>lc</sub> + C<sub>s</sub> ) … (1) と表される。この電圧変動により、表示画面の走査方向 (データバスライン101に平行な方向) に沿った輝度 の傾斜と表示パターンに依存したクロストーク (輝度ムラ) が生じる。

【0010】図6Aの場合には、液晶容量Cιεに並列に補助容量Cs が挿入されているため、電圧変動ΔVが少なくなる。このように、容量バスライン102及び補助容量パターン105を配置して、補助容量Cs を大きくすることにより、データバスライン101の電圧変動による影響を低減し、表示品質を高めることができる。

[0011]

【発明が解決しようとする課題】図6 Aに示すように、 の 補助容量パターン105は、できるだけ大きな開口率を 得るためにデータバスライン101に近接して配置される。補助容量パターン105とデータバスライン101 との間の絶縁膜の絶縁不良、両パターンの位置合わせ誤 差等により両者間が電気的に短絡してしまう場合がある。

【0012】図7を参照して短絡が発生した場合の修正方法について説明する。図7は、TFT基板の概略平面図を示す。

【0013】TFT103と画素電極104が行列状に配置された表示領域110の上下及び右側の周辺部に、表示領域110を取り囲むようにリペア用配線111が形成されている。リペア用配線111は、例えば10本程度用意される。各リペア用配線111は、表示領域110の上下において、各データバスライン101と交差している。

【0014】図6Aに示す補助容量パターン105とデータバスライン101との間で短絡が発生すると、短絡箇所の両側の点D.及びD.で当該データバスライン101を切断する。データバスラインの切断は、例えばレーザ光の照射により行われる。

【0015】切断されたデータバスライン101は、リペア用配線111と接続される。この接続は、例えば交差箇所において1本のリペア用配線111と接続される。この接続は、例えば交差箇所にレーザ光を照射することにより行われる。表示領域110内において切断されたデータバスライン101は、リペア用配線111を介して再び接続される。これらの作業は多くの工数を必要とし、成功率も低い。また、表示領域110の周囲(いわゆる額縁領域)に予めリペア用配線111を形成しておく必要があるため、額縁領域を狭くすることが困難になる。さらに、1本のデータバスライン中の複数の画素で短絡が発生した場合には、修復が不可能である。また、準備されているリペア用配線111の本数以上のデータバスラインで短絡が発生した場合にも修復不可能である。

【0016】本発明の目的は、データバスラインと補助 容量パターンとの短絡が見つかった場合に、容易に修正 可能な液晶表示パネル、液晶表示装置及びその製造方法 を提供することである。

#### [0017]

【課題を解決するための手段】本発明の一観点によると、絶縁性基板の表面上に形成され、相互に平行に配置された複数の制御バスラインと、前記絶縁性基板の表面上に形成され、相互に平行に配置された複数のデータバスラインであって、前記制御バスラインと交差する方向に延在し、かつ該制御バスラインとの交差箇所において該制御バスラインと電気的に絶縁された前記データバスラインと、前記絶縁性基板の表面上に、前記制御バスラインとデータバスラインとの交差箇所に対応して形成され、相互に隣り合う2本の制御バスラインと2本のデータバスラインとによって囲まれた領域内に主として配置

された画素電極と、前記絶縁性基板の表面上に、前記制御バスラインとデータバスラインとの交差箇所に対応して形成されたスイッチング素子であって、対応するデータバスラインと画素電極とを接続し、対応する制御バスラインにより導通状態が制御される前記スイッチング素子と、前記絶縁性基板の表面上に形成され、前記画素電極との間で補助容量を形成する複数の容量バスラインと、前記容量バスラインから分岐し、前記データバスラインに沿って延在する補助容量パターンであって、該補助容量パターンが、切断可能部とその他の主部を含んで構成され、該切断可能部とそれに対応するデータバスラインとの間隔が、該主部とそれに対応するデータバスラインとの間隔が、該主部とそれに対応するデータバスラインとの間隔よりも広い前記補助容量パターンとを有す

る液晶表示装置用基板が提供される。

6

【0018】本発明の他の観点によると、絶縁性基板の 表面上に形成され、相互に平行に配置された複数の制御 バスラインと、相互に平行に配置された複数のデータバ スラインであって、前記制御バスラインと交差する方向 に延在しかつ該制御バスラインとの交差箇所において該 20 制御バスラインと電気的に絶縁された前記データバスラ インと、前記制御バスラインとデータバスラインとの交 差箇所に対応して形成され、相互に隣り合う2本の制御 バスラインと2本のデータバスラインとによって囲まれ た領域内に主として配置された画素電極と、前記制御バ スラインとデータバスラインとの交差箇所に対応して形 成されたスイッチング素子であって、対応するデータバ スラインと画素電極とを接続し、対応する制御バスライ ンにより導通状態が制御される前記スイッチング素子 と、前記絶縁性基板の表面上に形成され、前記画素電極 30 との間で補助容量を形成する複数の容量バスラインと、 前記容量バスラインから分岐し、各画素電極に対応して 前記データバスラインに沿って配置された補助容量パタ 一ンとを有する液晶パネル部品を準備する工程と、前記 補助容量パターンの各々と、それに対応するデータバス ラインとの電気的短絡の有無を検査する工程と、前記検 査工程で短絡箇所が発見された場合に、データバスライ ンに短絡している補助容量パターンを、前記容量バスラ インとの分岐部と短絡箇所との間においてレーザ光照射 により切断する工程とを有する液晶表示装置の製造方法 40 が提供される。

【0019】補助容量パターンを切断可能部で切断する ことにより、データバスラインと補助容量パターンとの 絶縁不良を容易に修復することができる。

#### [0020]

【発明の実施の形態】図1は、本発明の第1の実施例に よるアクティイプマトリクス型液晶表示装置の薄膜トラ ンジスタ(TFT)基板の平面図を示す。相互に平行配 置された複数の制御バスライン1が図の横方向に延在 し、相互に隣り合う2本の制御バスライン1の間に、制 50 御バスライン1と平行に容量バスライン2が配置されて

O おHV女星いとカーン・C おた

いる。制御バスライン1及び容量バスライン2を絶縁膜が覆う。この絶縁膜の上に、制御バスライン1と交差する方向(図1の縦方向)に複数のデータバスライン3が延在する。制御バスライン1とデータバスライン3との交差箇所、及び容量バスライン2とデータバスライン3との交差箇所において、両者は絶縁膜により絶縁されている。

【0021】データバスライン3と制御バスライン1との交差箇所に対応してTFT4が設けられている。TFT4のドレイン領域4Dは、対応するデータバスライン3に接続されている。対応する制御バスライン1がTFT4のゲート電極4Gを兼ねる。

【0022】データバスライン3とTFT4を層間絶縁 膜が覆い、この層間絶縁膜の上に複数の画素電極5が形成されている。各画素電極5は、相互に隣り合う2本の データバスライン3と2本の制御バスライン1によって 囲まれた各領域内に配置されている。図1では、図面の 見やすさのため、画素電極5を破線で示す。画素電極5 は、層間絶縁膜に設けられたコンタクトホールを介し て、対応するTFT4のソース領域4Sに接続されてい 20 る。

【0023】容量バスライン2から分岐した補助容量パターン6が、各画素電極毎に、データバスライン3に近接して配置されている。補助容量パターン6は、容量バスライン2との分岐点近傍の切断可能部6 bとその他の主部6 aを含んで構成されている。切断可能部6 bとそれに対応するデータバスライン3との間隔が、主部6 aとそれに対応するデータバスライン3との間隔よりも広い。

【0024】例えば、相互に隣り合う2本のデータバスライン3の間隔は $80\mu$ m、補助容量パターン6の切断可能部6 bとデータバスライン3との間隔は $7\mu$ m、主部6 aとデータバスライン3との間隔は $1\mu$ mである。また、主部6 aの幅が $6\mu$ mであるのに対し、切断可能部6 bの幅は $4\mu$ mである。このように、補助容量パターン6 は、切断可能部6 bにおける幅が主部6 aにおける幅よりも細くなるように構成されている。

【0025】また、相互に隣接する2本の制御バスライン1の間隔は、 $256\,\mu\mathrm{m}$ 、容量バスライン2の幅は $20\,\mu\mathrm{m}$ 、切断可能部6 bの長さは $12\,\mu\mathrm{m}$ 、主部6 aの長さは $79\,\mu\mathrm{m}$ である。

【0026】図2Aは、図1のTFT基板を用いた液晶表示装置の一点鎖線A-Aに対応する断面図を示す。ガラス基板10と30が、一定の間隔を隔てて相互に平行に配置されている。ガラス基板10の対向面上に、クロム(Cr)からなる制御バスライン1及び容量バスライン2が形成されている。制御バスライン1及び容量バスライン2は、例えばスパッタリングによりガラス基板10の対向面上の全領域にCr膜を堆積した後、このCr膜をパターニングして形成される。Cr膜のパターニン

グにより、図1に示す補助容量パターン6も同時に形成される。

【0027】制御バスライン1及び容量パスライン2を 覆うように、SiNからなる厚さ約400nmのゲート 絶縁膜11が形成されている。ゲート絶縁膜11は、例 えばプラズマ励起型化学気相成長(PE-CVD)によ り形成される。ゲート絶縁膜11の表面のうちTFT4 を形成すべき領域上に、厚さ約150nmのアモルファ スシリコン膜4Cが形成されている。

10 【0028】アモルファスシリコン膜4Cの表面のうちソース及びドレインに対応する領域上に、それぞれTi/A1/Tiの3層構造を有するソース電極4S及びドレイン電極4Dが形成されている。下側Ti層の厚さは約20nm、A1層の厚さは約50nm、上側Ti層の厚さは約80nmである。ソース電極4S及びドレイン電極4Dは、図1に示すデータバスライン3と同時に形成される。

【0029】アモルファスシリコン膜4Cの堆積は、例えば原料ガスとしてSiH。を用いたPE-CVDにより行い、パターニングは、レジストパターンをマスクとし、プラズマアッシャーを用いたエッチングにより行う。Ti層、Al層の堆積は、スパッタリングにより行い、パターニングは、レジストパターンをマスクとし、ウェット処理を用いたエッチングにより行う。

【0030】ゲート絶縁膜11の表面上に、TFT4を 覆うようにSiNからなる厚さ約330μmの層間絶縁 膜12が形成されている。層間絶縁膜12は、例えばP E-CVDにより形成される。

【0031】層間絶縁膜12の表面上に、インジウムす がオキサイド (ITO) からなる複数の画素電極5が形成されている。画素電極5は、例えばスパッタリングによりITO膜を堆積した後、このITO膜をパターニングして形成される。各透明画素電極5は、層間絶縁膜12に形成されたコンタクトホールを介して対応するTFT4のソース電極4Sに接続されている。透明画素電極5を覆うように、全面に配向膜13が形成されている。【0032】ガラス基板30の対向面上には、TFT4

が形成された領域に対応して、Crからなる厚さ約12 0nmの遮光膜31が形成されている。遮光膜31は、 40 例えばスパッタリングにより全面にCr膜を堆積した 後、ウェット処理を用いたエッチングによりパターニン グして形成される。

【0033】遮光膜31を覆うように全面にITOからなる透明な共通電極32が形成され、その表面上に配向膜33が形成されている。配向膜13と33との間に、液晶材料40が挟持されている。

【0034】図1に示すように、補助容量パターン6の 主部6 aは、画素電極5と部分的に重なっているが、切 断可能部6 bは、画素電極5と重なっていない。容量バ 50 スライン2及び補助容量パターン6と画素電極5との重 なり部分により、図5Bに示す補助容量C。が形成される。

【0035】図2Bは、図1の一点鎖線B-Bにおける 断面図を示す。透明基板10の表面上に補助容量パター ン6 aが配置され、補助容量パターン6 aをゲート絶縁 膜11が被覆する。ゲート絶縁膜11の上にデータバス ライン3が配置される。データバスライン3を層間絶縁 膜12が被覆し、その上に画素電極5、配向膜13が配置されている。

【0036】データバスライン3と補助容量パターン6 aとは、基板面内に関して近接配置され、基板法線方向 に関してはゲート絶縁膜11のみが介在する。このた め、図中に楕円で示した部分で層間短絡が生じやすい。

【0037】補助容量パターン6とデータバスライン3とが短絡してしまった場合には、図1に示す当該補助容量パターン6の切断可能部6bにレーザ光を照射して切断することができる。例えば、図中の点S1において短絡故障が発生した場合には、対応する切断可能部内の点C1において補助容量パターン6を切断する。照射するレーザ光として、例えば波長1064nm、強度0.53MW、ビームスポットサイズ2~10μmφのYAGレーザ光を使用することができる。

【0038】補助容量パターン6の切断可能部6bとデータバスライン3との間隔が比較的広いため、データバスライン3を切断することなく容易に補助容量パターン6のみを切断することができる。また、画素電極5と切断可能部6bとが重なっていないため、切断箇所において補助容量パターン6と画素電極5とが短絡してしまうことを防止できる。このため、補助容量パターン6とデータバスライン3との絶縁不良が発生した場合に、補助容量パターン6を切断して容易に不良箇所の修正を行うことができる。

【0039】また、上記実施例では、修復にリペア用配線を使用する必要がないため、リペア用配線を配置すべき額縁領域の小面積化を図ることが可能になる。さらに、1本のデータバスライン中の複数の画素で短絡が発生した場合にも修正可能である。

【0040】図3は、本発明の第2の実施例による液晶表示装置のTFT基板の平面図を示す。図1に示すTFT基板とは補助容量パターンの形状のみが異なり、その他の構成は図1のTFT基板と同様である。

【0041】補助容量パターン6が、容量バスライン2から分岐した後2本に分かれている。2本に分かれた部分は、データバスライン3の両側に近接配置される。2本に分かれる前の部分が切断可能部6bに相当し、2本に分かれた後の部分が主部6aに相当する。2本の主部6aの各々は、それぞれ相互に隣り合う2つの画素電極5の各々と補助容量を形成する。

【0042】例えば、図中の点S。において短絡故障が発生した場合には、対応する切断可能部6b内の点C。

において補助容量パターン6を切断する。

10

【0043】このように、2本の主部6 aが切断可能部6 bを共有することにより、レーザ光を照射するために確保すべき領域の数を減らすことができる。このため、開口率を高めることが可能になる。

【0044】図4は、本発明の第3の実施例による液晶表示装置のTFT基板の平面図を示す。第3の実施例によるTFT基板においては、図1に示す容量パスライン2が設けられていない。データバスライン3に近接配置された補助容量パターン6は、対応する画素電極5を挟む2本の制御バスライン1のうち当該画素電極5を制御しない方の制御バスライン1から分岐する。

【0045】各補助容量パターン6は、図1の場合と同様に切断可能部6bと主部6aとを含み、主部6aとデータバスライン3との間隔が、切断可能部6bとデータバスライン3との間隔よりも狭くなるように構成されている。

【0046】図4に示すTFT基板の場合には、各画素電極5と、それを制御する制御バスライン1以外の1つの制御バスライン1との間に補助容量Csが形成される。選択されていない制御バスライン1には一定の電位が与えられているため、非選択期間中、制御バスライン1は図1の容量バスライン2と同様の作用を有する。制御バスライン1が選択されると、瞬間的にパルス状の電圧が印加されるが、その期間は非常に短いので、実質的に表示特性を損なうことはない。

【0047】図4に示すTFT基板においても、データバスライン3と補助容量パターン6との間で短絡が発生した場合に、補助容量パターン6の切断可能部6bにレ30一ザ光を照射することにより、補助容量パターン6を容易に切断することができる。例えば、図中の点S4において短絡故障が発生した場合には、対応する切断可能部6b内の点C4において補助容量パターン6を切断する

【0048】上記第1~第3の実施例では、補助容量パターン6を切断可能部6bと主部6aとに分けて考え、データバスライン3と切断可能部6bとの間隔を、データバスライン6と主部6aとの間隔よりも広くした。これにより、データバスライン3に悪影響を与えることなく、補助容量パターン6を容易にレーザ照射により切断することができる。

【0049】補助容量パターン6の形状は、第1~第3の実施例の形状に限らない。補助容量パターン6にレーザ光照射により切断できる切断可能部を少なくとも1箇所設けておけばよい。この切断可能部は、その他の部分よりもデータバスライン3から離して配置する。補助容量パターン6をこのように構成することにより、レーザ光の照射によって容易に切断でき、絶縁不良を修復することが可能になる。また、レーザ光の照射を容易にするためには、レーザ光が照射される切断可能部から配線等

の他の導電パターンを5μm以上離すことが好ましい。 また、画素電極のような面積の大きなパターンについて は、レーザ光照射による影響が小さいので、切断可能部 から少なくとも2μm以上離すことが好ましい。

【0050】また、容量パスライン2から分岐した1本の補助容量パターン6に、切断可能部を複数箇所設けてもよい。短絡箇所に最も近い分岐点側の切断可能部を切断することにより、画素電極5と補助容量パターン6とによって形成される補助容量C。の低下を抑制することができる。

【0051】また、切断可能部の幅を主部の幅よりも狭くしておくことが好ましい。このような構成にすることにより、主部において十分な補助容量を確保し、かつレーザ照射により切断可能部を容易に切断することができる。

【0052】第1~第3の実施例において、図1、3及び4に示す切断可能部6 bを全画素に設けてもよく、一部の画素にのみ設けてもよい。表示領域のうち短絡故障の生じやすい領域を特定できる場合には、その領域の画素にのみ切断可能部6 bを設け、その他の画素においては、図6 Aに示す従来例と同様の構成としてもよい。

【0053】図5Aは、第1~第3の実施例による液晶表示装置のTFT基板の全体を示す概略平面図である。透明基板10の表面内に表示領域15が画定され、表示領域15内に、TFT4と画素電極5との組が行列状に配置されている。

【0054】表示領域15内、及びその上下の領域に、それぞれ図の横方向に延在する制御バスライン1及びリペア用配線16が形成されている。制御バスライン1及びリペア用配線16は、透明基板10の左側の縁端部まで伸び、テープオートメーテッドボンディング(TAB)により外部駆動回路に接続される。表示領域15内に、図の縦方向に延在するデータバスライン3が形成されている。各データバスライン3は、透明基板10の上側の縁端部まで伸び、TABにより外部駆動回路に接続される。表示領域15内は、第1~第3の実施例のいずれかと同様の構成である。

【0055】リペア用配線16は、データバスライン3の断線故障を修復するためのものである。データバスライン3と補助容量パターンとの短絡故障は、リペア用配線16を用いることなく修復可能であるので、図7の場合に比べてその本数を少なくすることができる。

【0056】図5Bは、第1~第3の実施例による液晶表示装置の概略図を示す。この液晶表示装置は、図5Aに示したTFT基板とそれに対向する共通電極基板とを含む液晶表示パネル17、制御バスライン駆動回路18、データバスライン駆動回路19を含んで構成される。制御バスライン駆動回路18及びデータバスライン駆動回路19は、それぞれ配線20及び21を介して液

12

晶表示パネル17の制御バスライン及びデータバスラインに接続されている。制御バスライン駆動回路18は、制御バスラインを走査する駆動信号を出力する。データバスライン制御回路19は、表示画像に対応する駆動信号を出力する。制御バスライン駆動回路18及びデータバスライン駆動回路19は、TFT基板の周縁部に、画素のスイッチング用のTFTと同時に形成してもよい。【0057】以上実施例に沿って本発明を説明したが、

本発明はこれらに制限されるものではない。例えば、種 10 々の変更、改良、組み合わせ等が可能なことは当業者に 自明であろう。

[0058]

【発明の効果】以上説明したように、本発明によれば、 液晶表示装置において各画素のみかけの液晶容量を大き くするための補助容量形成のための補助容量パターン と、それに近接するデータパスラインとの間の絶縁不良 が発生した場合に、容易に不良の修復を行うことができ る。

【図面の簡単な説明】

20 【図1】本発明の第1の実施例による液晶表示装置のT FT基板の平面図である。

【図2】図1に示すTFT基板を用いた液晶表示装置の部分断面図である。

【図3】本発明の第2の実施例による液晶表示装置のTFT基板の平面図である。

【図4】本発明の第3の実施例による液晶表示装置のTFT基板の平面図である。

【図5】本発明の実施例による液晶表示装置の概略平面 図である。

30 【図6】従来例による液晶表示装置のTFT基板の部分 平面図である。

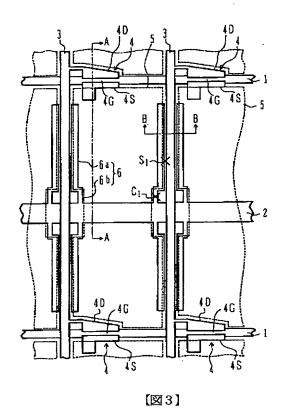
【図7】従来例による液晶表示装置のTFT基板の概略 全体平面図である。

【符号の説明】

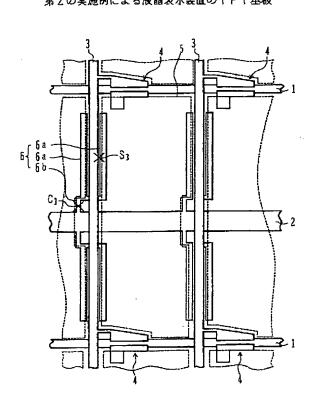
- 1 制御バスライン
- 2 容量バスライン
- 3 データバスライン
- 4 TFT
- 5 画素電極
- 40 6 補助容量パターン
  - 6 a 主部
  - 6 b 切断可能部
  - 10、30 透明基板
  - 11 ゲート絶縁膜
  - 12 層間絶縁膜
  - 13、33 配向膜
  - 31 遮光膜
  - 32 共通電極
  - 40 液晶材料

[図1]

## 第1の実施例による液晶表示装置のTFT基板

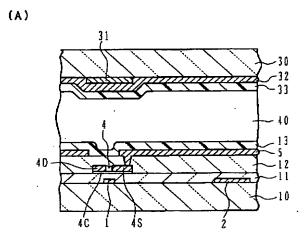


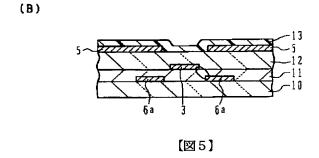
第2の実施例による液晶表示装置のTFT基板



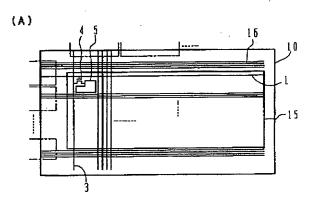
【図2】

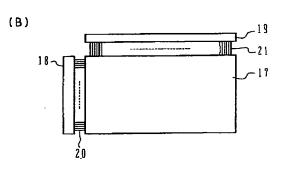
## 第1の実施例による液晶表示装置





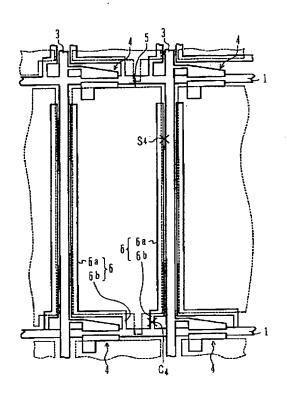
実施例による液晶表示装置





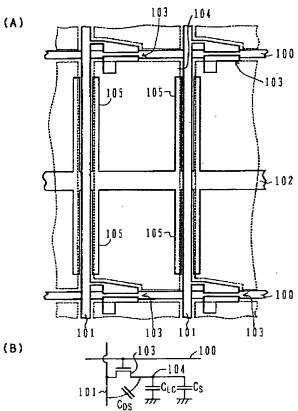
【図4】

第3の実施例による液晶表示装置のTFT基板



【図6】

従来例による液晶表示装置



【図7】

従来例によるTFT基板

